Ministerul Educației și Cercetării
Universitatea Valahia din Târgoviște
Facultatea de Inginerie Electrică, Electronică și Tehnologia Informației
Departamentul de Electronică, Telecomunicații și Inginerie Energetică

FIŞA DISCIPLINEI

1. Date despre program

1.1 Instituţia de învăţământ superior	Universitatea VALAHIA din Targoviște
1.2 Facultatea/Departamentul	Inginerie Electrică, Electronică şi Tehnologia Informaţiei
1.3 Departamentul	Electronică, Telecomunicaţii şi Inginerie Energetică
1.4 Domeniul de studii	Inginerie Electronică, Telecomunicații și Tehnologii Informaționale
1.5 Ciclul de studii	Licenţă
1.6 Programul de studii/Calificarea	Electronică aplicată

2. Date despre disciplină

2.1 Denumirea disciplinei				**Arhitectura microprocesoarelor**			
2.2 Titularul activităţilor de curs				Conf. univ. dr. ing. Iulian BREZEANU			
2.3 Titularul activităţilor de seminar				As. univ. dr. ing. Octavian Gabriel DUCA			
2.4 Anul de studiu	II	2.5 Semestrul	II	2.6 Tipul de evaluare	C	2.7 Regimul disciplinei	B F

3. Timpul total estimat (ore pe semestru al activităţilor didactice)

3.1 Număr de ore pe săptămână	3	din care: 3.2 curs	2	3.3 seminar/laborator	1
3.4 Total ore din planul de învăţământ	42	din care: 3.5 curs	28	3.6 seminar/laborator	14
Distribuţia fondului de timp					ore
Studiul după manual, suport de curs, bibliografie şi notiţe					15
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate şi pe teren					15
Pregătire seminarii/laboratoare, teme, referate, portofolii şi eseuri					10
Tutoriat					10
Examinări					8
Alte activităţi					-
3.7 Total ore studiu individual					58
3.9 Total ore pe semestru					100
3.10 Numărul de credite					4

4. Precondiţii (acolo unde este cazul)

4.1 de curriculum	Informatică aplicată, Programarea calculatoarelor si limbaje de programare, Structuri de date si algoritmi
4.2 de competenţe	Cunoaşterea structurii şi funcţionării calculatoarelor; noţiuni de bază des sisteme de operare; calcul binar/hexazecimal, operatori logici, variabile, tablouri, bucle și funcții; noțiuni elementare despre circuite combinaționale și secvențiale.

5. Condiţii (acolo unde este cazul)

5.1 de desfăşurare a cursului	videoproiector (proiecție), tablă inteligenta;, suport electronic accesibil.
5.2 de desfăşurare a seminarului/laboratorului	calculator pentru fiecare student sau pereche, RARS și Ripes preinstalate și testate, fișe de lucru și exemple compatibile RV32I. Moodle pentru distribuirea materialelor și predare; activitățile online se desfășoară numai în condițiile aprobate de instituție.

6. Obiectivele disciplinei (reieşind din grila competenţelor specifice acumulate)

6.1 Obiectivul general al disciplinei	Înțelegerea organizării și funcționării sistemelor bazate pe microprocesoare și dezvoltarea capacității de a corela execuția unui program cu structurile hardware, de a evalua performanța și de a realiza și depana programe simple în limbaj de asamblare, cu aplicații introductive relevante pentru electronica aplicată.
6.2 Obiectivele specifice	- Distingerea ISA, microarhitecturii și organizării sistemului; explicarea modelelor von Neumann și Harvard și a raportului CPU–microcontroler–SoC. - Explicarea reprezentării datelor, a registrelor, a instrucțiunilor, a adresării, a traseului datelor și a unității de control. - Corelarea programelor simple cu execuția instrucțiunilor, stiva și convenția de apel. - Analizarea ierarhiei memoriei și a efectelor localității, cache-ului și translării adreselor asupra execuției. - Explicarea accesului la periferice, a întreruperilor și a transferului DMA la nivel introductiv. - Calcularea unor indicatori de performanță și identificarea limitelor pipeline-ului și paralelismului. - Utilizarea documentației și a instrumentelor de simulare și depanare pentru verificarea unei soluții.

7. Rezultatele învățării (la finalul disciplinei)

7.1 Cunoștințe *(Rezultatul asimilării de informații prin învățare. Cunoștințele reprezintă ansamblul de fapte, principii, teorii și practici legate de un anumit domeniu de muncă sau de studiu. Pot fi teoretice și/sau faptice)* - C1. Studentul poate să descrie și să explice principiile de organizare și funcționare a sistemelor de calcul bazate pe microprocesoare, descrie CPU, ISA, traseul datelor și controlul, ierarhia memoriei și interfața cu perifericele; poate să să distingă x86-64, Arm și RISC-V la nivel conceptual.
7.2 Aptitudini *(Capacitatea de a aplica cunoștințe și de a utiliza know-how pentru a duce la îndeplinire sarcini și a rezolva probleme. Aptitudinile sunt descrise ca fiind cognitive (implicând utilizarea gândirii logice, intuitive și creative) sau practice (implicând dexteritate manuală și utilizarea de metode, materiale, unelte și instrumente))* - A1. Studentul/absolventul analizează arhitectura sistemelor de calcul, identifică particularitățile organizării procesoarelor și memoriei și evaluează performanțele acestora utilizând indicatori și metode specifice. Calculează timpul CPU din numărul instrucțiunilor, CPI și frecvență, un speedup Amdahl și timpul mediu de acces pentru o ierarhie simplă. - A2. Studentul/absolventul elaborează, execută, testează și depanează un program un program RV32I în limbaj de asamblare, utilizând instrucțiuni de transfer, aritmetice și logice, moduri de adresare, instrucțiuni de control al fluxului și proceduri. - A3. Studentul/absolventul utilizează instrumente software pentru implementarea și verificarea unor aplicații simple la nivelul procesorului, interpretează rezultatele execuției și identifică soluții adecvate cerințelor de funcționare. Execută și depanează un program, urmărind registrele, PC, stiva și memoria; poate identifica o eroare și justifica corecția prin teste.
7.3 Responsabilitate și autonomie *(Capacitatea cursantului de a aplica în mod autonom și responsabil cunoștințele și aptitudinile sale)* - RA1. Studentul/absolventul manifestă un comportament profesional responsabil și etic în utilizarea sistemelor de calcul și a instrumentelor de programare, respectând cerințele de corectitudine, securitate și regulile de integritate academică.
7.4 Arii de învățare EUR-ACE - CI – Cunoaștere și înțelegere: cunoașterea principiilor de organizare și funcționare a sistemelor de calcul, a arhitecturilor de microprocesoare, a ierarhiei memoriei și a mecanismelor de execuție a instrucțiunilor. - PrI – Practică inginerească: utilizarea instrumentelor software de programare și depanare pentru elaborarea, executarea și verificarea programelor în limbaj de asamblare, precum și interpretarea rezultatelor obținute.

8. Conţinuturi

8.1 Curs	Metode de predare	Observaţii
Introducere și modele de sistem. ISA, microarhitectură, organizare; CPU, MCU și SoC; von Neumann și Harvard. Context istoric scurt.		2h
Date și operații. Reprezentări binare, complement față de doi, extensie de semn, depășire, endianitate și aliniere. Privire asupra virgulei mobile.		2h
ISA și modelul programatorului. Registre și PC; formate și clase de instrucțiuni RV32I; instrucțiuni reale și pseudoinstrucțiuni. RISC și CISC.		2h
Adresare și execuția programelor. Load/store, tablouri, salturi și ramificări; stivă, subrutine, convenție de apel;		2h

corespondențe elementare C–assembly.	Explicatia cu schemă, descrierea, prelegerea, conversatia, probleme scurte, studiul de caz, observatia, brainstormingul. Pentru activitatea on-line se vor folosi platformele Moodle.MS Teams si Zoom	
Traseul datelor și controlul. ALU, registre, multiplexoare, magistrale interne și semnale de control; execuția unei instrucțiuni într-un model simplu.		2h
Organizare monociclu și multiciclu. Etapele fetch–decode–execute, accesul la memorie și scrierea rezultatului; compromisuri timp de ciclu și număr de cicluri.		2h
Performanță și consum. Latență și debit; număr de instrucțiuni, CPI și frecvență; legea lui Amdahl; energie și limitele indicatorilor. Benchmark-uri și SPEC ca exemple.		2h
Ierarhia memoriei și cache. SRAM și DRAM; localitate; bloc, index, etichetă; hit/miss; organizare și politici de scriere; timp mediu de acces simplificat.		2h
Adrese și protecția memoriei. Adrese logice/virtuale și fizice; paginare, MMU, TLB și MPU la nivel introductiv; deosebiri între sisteme cu OS și MCU.		2h
Intrări și ieșiri. Harta memoriei; registre periferice; I/O mapat în memorie; polling, excepții și întreruperi; rolul DMA; exemplu Cortex-M.		2h
Pipeline. Model didactic cu 5 etape; hazarduri structurale, de date și de control; forwarding, stall și flush; interpretarea unei diagrame.		2h
Paralelism la nivel de instrucțiuni. Superscalar, planificare dinamică, execuție în afara ordinii și predicția ramificațiilor, conceptual. VLIW ca termen de comparație.		2h
Paralelism și accelerare. Flynn, multicore, fire de execuție, SIMD/vectorial; noțiunea de coerență; GPU și NPU; limitele accelerării pentru o aplicație dată.		2h
Familii și sinteză aplicativă. Comparație x86-64, Arm Cortex-A/Cortex-M și RISC-V pe criterii de utilizare, memorie, consum și I/O; studiu de caz cu cerințe date.		2h

Bibliografie
1. Patterson, David A.; Hennessy, John L. Computer Organization and Design RISC-V Edition: The Hardware/Software Interface. Ediția a II-a. Morgan Kaufmann, 2021. ISBN 9780128203316.
2. Harris, Sarah L.; Harris, David Money. Digital Design and Computer Architecture, RISC-V Edition. Morgan Kaufmann, 2021. ISBN 9780128200643.
3. Stallings, William. Computer Organization and Architecture. Global Edition, ediția a XI-a. Pearson, 2022. ISBN 9781292420103.
4. Hennessy, John L.; Patterson, David A.; Kozyrakis, Christos. Computer Architecture: A Quantitative Approach. Ediția a VII-a. Morgan Kaufmann, 2025. ISBN 9780443154065.
5. Yiu, Joseph. The Definitive Guide to ARM Cortex-M3 and Cortex-M4 Processors. Ediția a III-a. Newnes, 2013. ISBN 9780124080829.
6. Brezeanu, Iulian. Arhitectura calculatoarelor. Editura Macarie, Târgoviște, 2001.
7. Cursul in format electronic, disponibil pe platforma UVT: www.moodle.valahia.ro

8.2. Laborator	Metode de predare	Observaţii
Mediul de lucru RARS — RISC-V Assembler and Runtime Simulator și execuția pas cu pas. Asamblare, registre, PC, breakpoint; instrucțiune și pseudoinstrucțiune. Predare: trasarea unui program scurt și explicarea rezultatului.	Demonstrație inițială, exercițiu ghidat, rezolvare individuală și discuția rezultatelor. Pentru accesibilitate, fiecare lucrare include instrucțiuni scrise, cod de pornire și ieșiri text	
Date și memorie. Binar/hexazecimal, numere cu semn, octet/cuvânt, endianitate, aliniere; load/store și extensia semnului. Predare: tabel de valori înainte și după execuție.		
Operații și controlul fluxului. Instrucțiuni aritmetice/logice, măști, comparații și bucle. Aplicație: numărarea valorilor care depășesc un prag într-un tablou. Predare: cod și teste pentru cazuri-limită.		
Subrutine și stivă. Argumente, rezultat, registre salvate și adresa de întoarcere; extragerea prelucrării tabloului într-o subrutină. Predare: cod comentat și verificarea stivei.		
Execuția în pipeline. Ripes cu un model RV32I cu 5 etape; dependență de date, stall/forwarding și ramificare. Predare: diagramă pentru o secvență scurtă și interpretarea numărului de cicluri.		

Memorie cache și intrări ieșiri. Ripes: experiment ghidat cu accese secvențiale față de accese cu pas, într-o configurație fixă; demonstrație scurtă de I/O mapat în memorie. Predare: hit/miss și o explicație privind adresa perifericului.		
Evaluare practică individuală. Program RV32I cu tablou, buclă și subrutină; depanarea unei erori și interpretarea unei urme scurte de execuție sau cache. Susținere individuală și predarea surselor/testelor.		

Bibliografie

1. Smith, Stephen. RISC-V Assembly Language Programming: Unlock the Power of the RISC-V Instruction Set. Apress, 2024. ISBN 9798868801365. DOI 10.1007/979-8-8688-0137-2.
2. Patterson, David A.; Waterman, Andrew. The RISC-V Reader: An Open Architecture Atlas. Strawberry Canyon, 2017.
3. Harris, Sarah L.; Harris, David Money. Digital Design and Computer Architecture, RISC-V Edition. Morgan Kaufmann, 2021. ISBN 9780128200643.
4. Duntemann, Jeff. x64 Assembly Language Step-by-Step: Programming with Linux. Ediția a IV-a. Wiley, 2023. ISBN 9781394155248.
5. Yiu, Joseph. The Definitive Guide to ARM Cortex-M3 and Cortex-M4 Processors. Ediția a III-a. Newnes, 2013. ISBN 9780124080829.
6. Muscă, Ghe. Programare în limbaj de asamblare, Ed. Teora, Bucureşti, 1999
7. Brezeanu, Iulian. Arhitectura calculatoarelor. Editura Macarie, Târgoviște, 2001.
8. Indrumarul de laborator disponibil pe platforma UVT: www.moodle.valahia.ro

9. Coroborarea conţinuturilor disciplinei cu aşteptările reprezentanţilor comunităţii epistemice, asociaţiilor profesionale şi angajatori reprezentativi din domeniul aferent programului

Disciplina dezvoltă capacitatea de a interpreta documentația unui procesor și de a corela programul cu execuția hardware, memoria și perifericele. Conținuturile acesteia sunt corelate cu cerințele pregătirii inginerești în domeniul electronicii aplicate, oferind cunoștințe fundamentale privind organizarea și funcționarea sistemelor de calcul bazate pe microprocesoare, arhitectura procesoarelor, ierarhia memoriei și mecanismele de execuție a instrucțiunilor si sustin activități ulterioare de programare embedded, integrare și testare a sistemelor electronice . Studiul tehnicilor de prelucrare paralelă și al metodelor de evaluare a performanțelor contribuie la înțelegerea caracteristicilor și limitărilor diferitelor arhitecturi de calcul. Activitățile de laborator dezvoltă aptitudini practice de programare în limbaj de asamblare, utilizare a instrumentelor de dezvoltare, verificare a funcționării programelor și interpretare a rezultatelor. Evaluarea cantitativă și depanarea pe baza registrelor și a memoriei pregătesc analiza unor defecțiuni și alegerea argumentată a unei soluții, activitati relevante pentru dezvoltarea și exploatarea sistemelor electronice bazate pe microprocesoare, în concordanță cu cerințele mediului profesional.

Conținuturile se corelează cu disciplinele de circuite digitale, programare și sisteme cu microcontrolere. Pentru evitarea suprapunerilor, arhitectura și mecanismele de execuție sunt nucleul acestui curs, iar configurarea detaliată a perifericelor și dezvoltarea de aplicații embedded ample revin disciplinelor dedicate.

10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Cunoașterea principiilor de organizare și funcționare a sistemelor de calcul, a arhitecturii procesoarelor și a ierarhiei memoriei; înțelegerea mecanismelor de execuție a instrucțiunilor și evaluarea performanțelor arhitecturilor de calcul. (C1, A1)	Evaluare scrisă: concepte și scheme, trasarea execuției, calcule CPU/Amdahl/cache, explicații privind I/O și pipeline.	50%
10.5 Seminar/laborator	Corectitudinea elaborării, executării și depanării programelor în limbaj de asamblare; utilizarea instrucțiunilor și modurilor de adresare, verificarea funcționalității și interpretarea rezultatelor, cu respectarea cerințelor de integritate academică. (A2–A3, RA1)	Activitate individuală documentată la L1–L6: cod, teste, interpretarea registrelor și experimentelor (referate, teme de casă), proba individuală L7(colocviu de laborator)	50%
10.6 Standard minim de performanță			

- Identificarea și explicarea principalelor componente ale unui sistem de calcul bazat pe microprocesor, a arhitecturii unității centrale de procesare și a organizării ierarhiei memoriei. (C1)
- Analizarea caracteristicilor unei arhitecturi de procesor și efectuarea unor evaluări simple ale performanței, utilizând indicatori și metode fundamentale. (A1)
- Elaborarea și executarea corectă a unui program simplu în limbaj de asamblare, utilizând instrucțiuni aritmetice, logice, de transfer și de control al fluxului. (A2)
- Utilizarea instrumentelor de programare și depanare pentru verificarea funcționării unui program, identificarea erorilor și interpretarea rezultatelor, cu respectarea cerințelor de utilizare responsabilă a resurselor informatice. (A3, RA1).
- Obține minimum 50% din punctajul total cumulat și minimum 50% din punctajul aferent evaluării scrise.

Fișa disciplinei corespunde planului de învățământ care se aplică pentru anul I începând cu anul universitar 2025-2026, fiind valabilă pentru anul universitar 2026-2027

Data completării	Semnătura titularului de curs	Semnătura titularului de laborator
10.09.2026	Conf. univ. dr. ing. Iulian BREZEANU	As. univ. dr. ing. Octavian Gabriel DUCA

Data avizării în departament
23.09.2026

Director de departament
Conf. univ. dr. ing. Dan Constantin PUCHIANU

Data avizării în Consiliul Facultății
24.09.2026

Decan
Conf. univ. dr. ing. Nicoleta ANGELESCU